

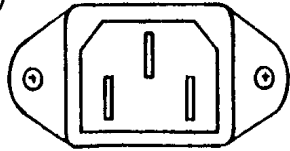
# 10장 단일접합트랜지스터(UJT)트리거회로

## ■ 목적

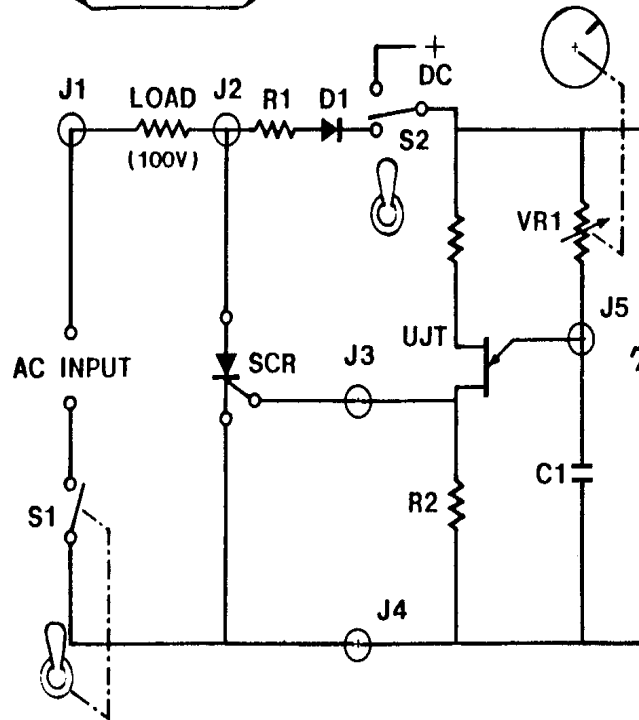
- SCR의 gate를 위상제어하기 위해 가장 많이 사용되는 이장발진기(relaxation oscillator)에 의한 UJT 트리거 회로의 위상제어

## ■ 준비물

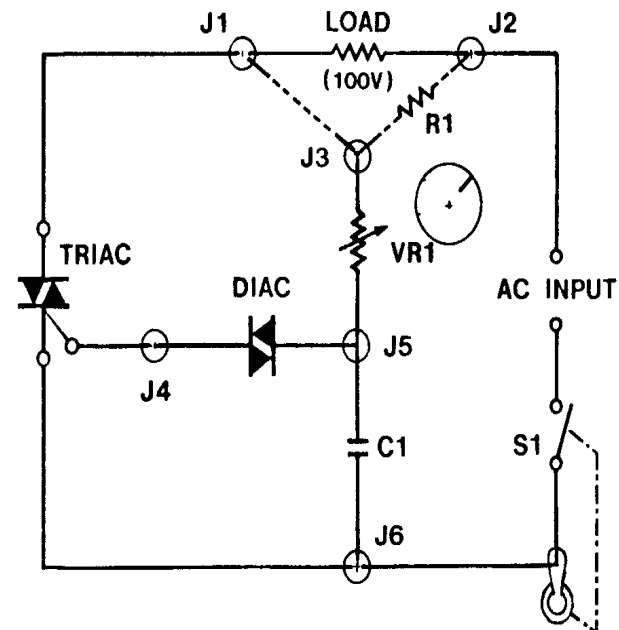
- ED-5060A console 1 대
- U-5060D (gate circuit by UJT) 1 대
- Oscilloscope (2-channel) 1 대



## TRIGGER AND GATE CONTROL-2 (U-5060D)



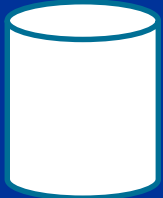
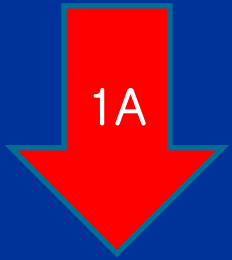
GATE CONTROL BY UJT



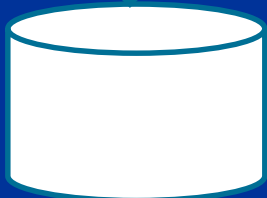
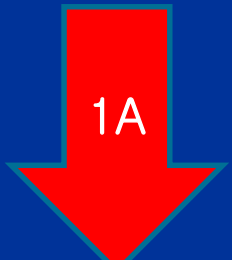
TRIGGER BY DIAC

ED LABORATORY

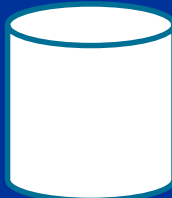
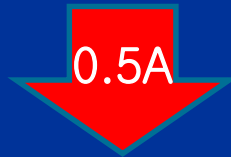
# RC 충전회로



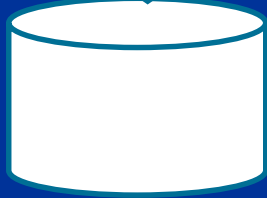
$1\Omega, 1F \rightarrow 1초$



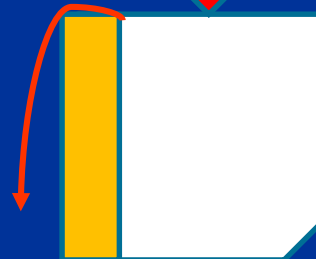
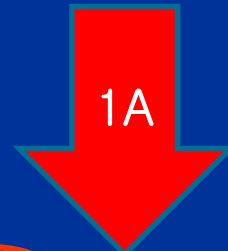
$1\Omega, 2F \rightarrow 2초$



$2\Omega, 1F \rightarrow 2초$   
저항증가  $\rightarrow$  전류감소



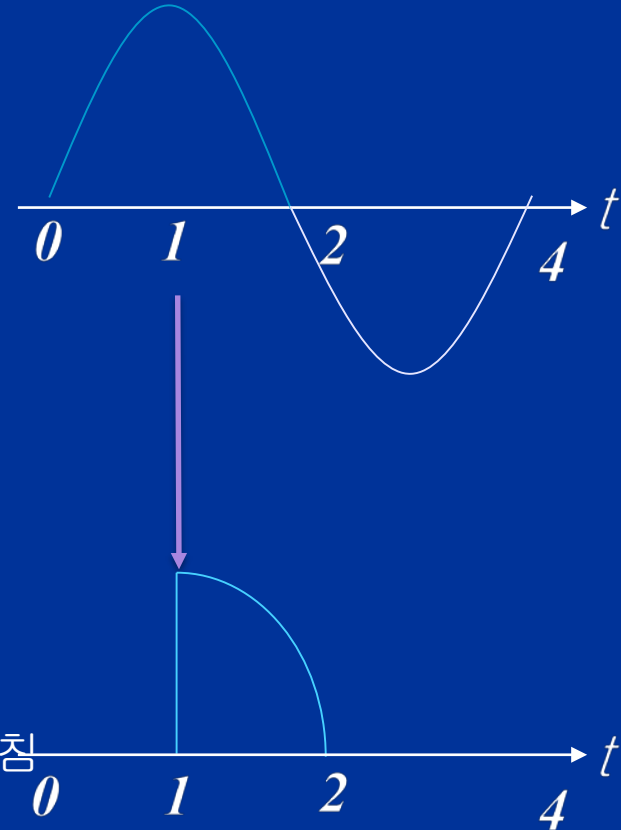
$2\Omega, 2F \rightarrow 4초$   
시정수  $= R \cdot C$

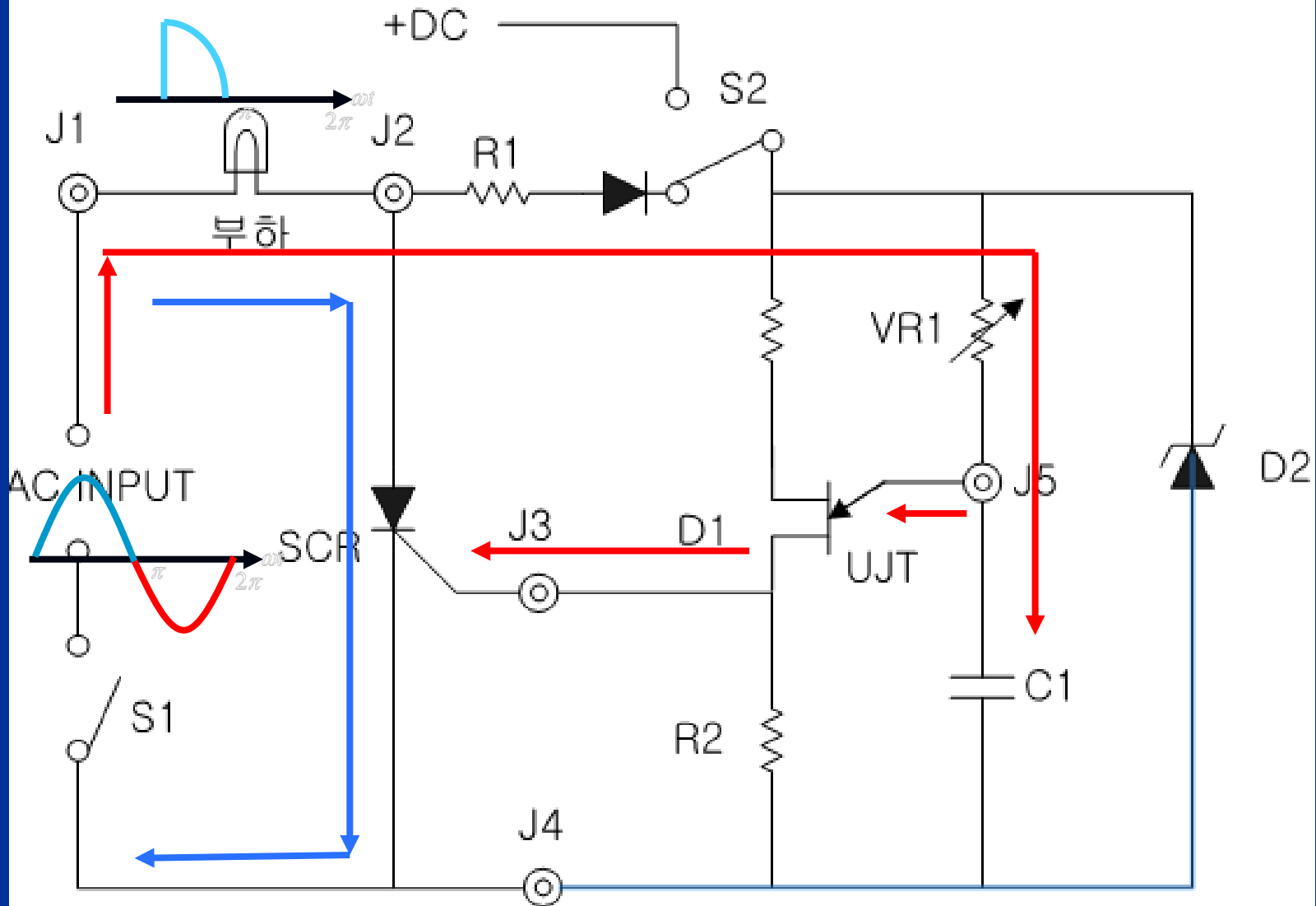


UJT/DIAC (DAM)

$1\Omega, 1F \rightarrow 1초$

충전이 완료되면 넘침





1. VR1을 통하여 C1에 충전 (충전시간: 시정수= $R \cdot C$ )
2. C1에 충전이 완료되면 UJT를 통해 SCR을 트리거
3. SCR이 TURN-ON 되면서 부하가 작동됨

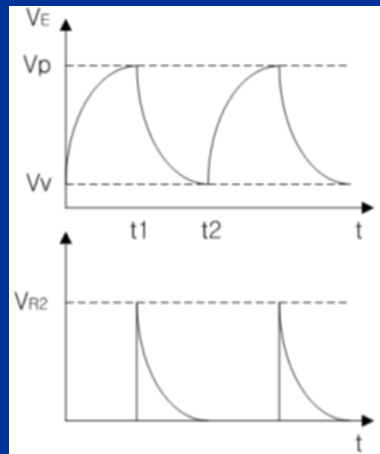
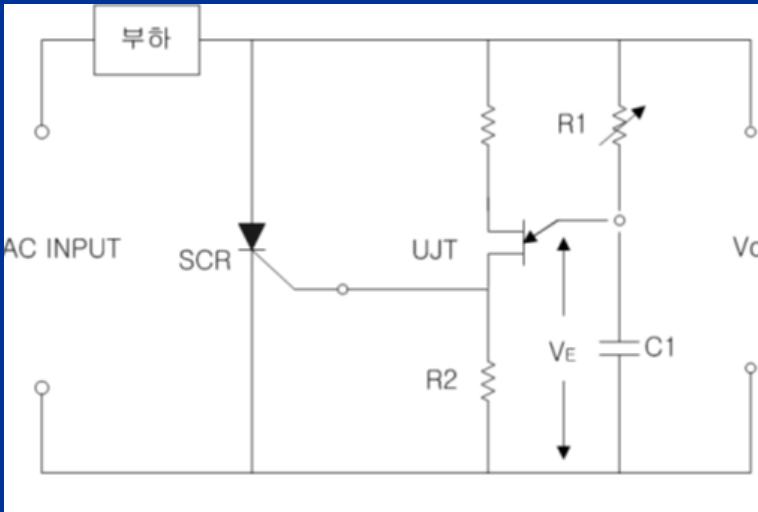
# 관련이론

- C1은 VR1을 통해 UJT의 emitter 전압이  $V_p$ 에 도달할 때까지 충전하며 전압이 도달하면 UJT는 turn on하고 C1은 R2를 통하여 방전
- 이미터 전압이 약 2V까지 내려가면 emitter가 미도통 상태로 되어 UJT는 turn off되며 이와 같은 충전방전 주기는 계속 반복
- T는 공급전압과 온도와는 거의 관계없이 다음 식으로 주어진다

$$T = \frac{2.3}{f} VR_1 C_1 \times \log\left(\frac{1}{1-n}\right)$$

- $n=0.63$ 으로 이 경우 주기 T는 대략  $VR_1 \times C_1$
- UJT 트리거 회로의 설계조건: VR1의 값은  $10k\Omega - 1M\Omega$  범위
- R1, D1 및 D2(정전압 다이오드)는 UJT에 필요한 전원을 공급
- 평활콘덴서를 사용하지 않고 맥류 상태로 유지하는 이유는 UJT의 발진 주기를 전원주파수에 동기 시키기 위함

# RC 시정수 계산



1. The timing period is given as:

$$f = \frac{1}{T}, \quad \therefore T = \frac{1}{f} = \frac{1}{100} = 10\text{mS}$$

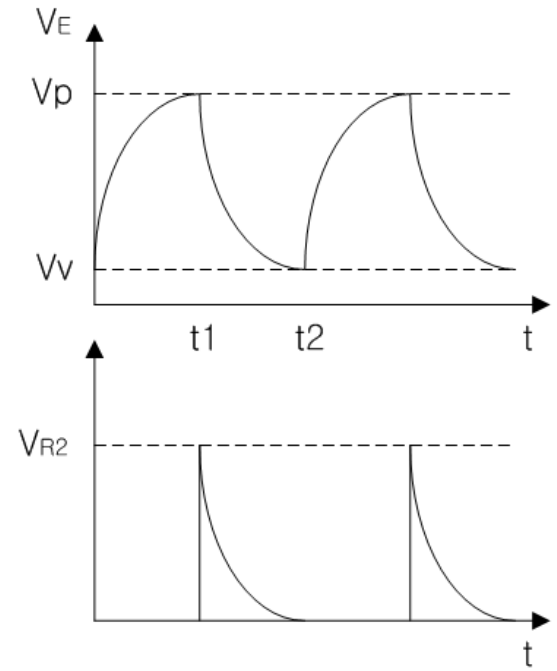
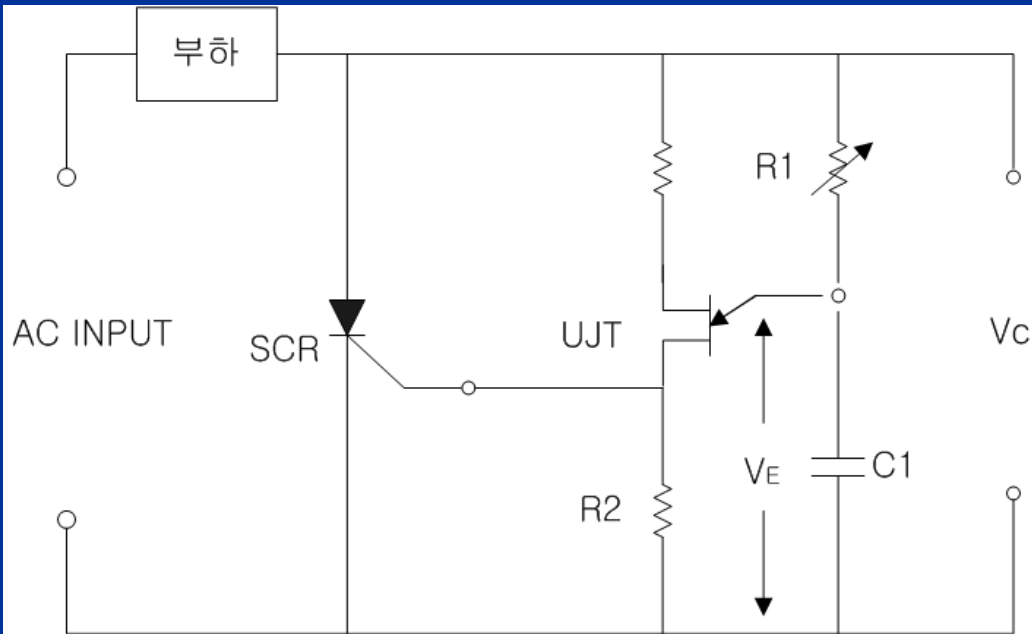
2. The value of the timing resistor,  $R_3$  is calculated as:

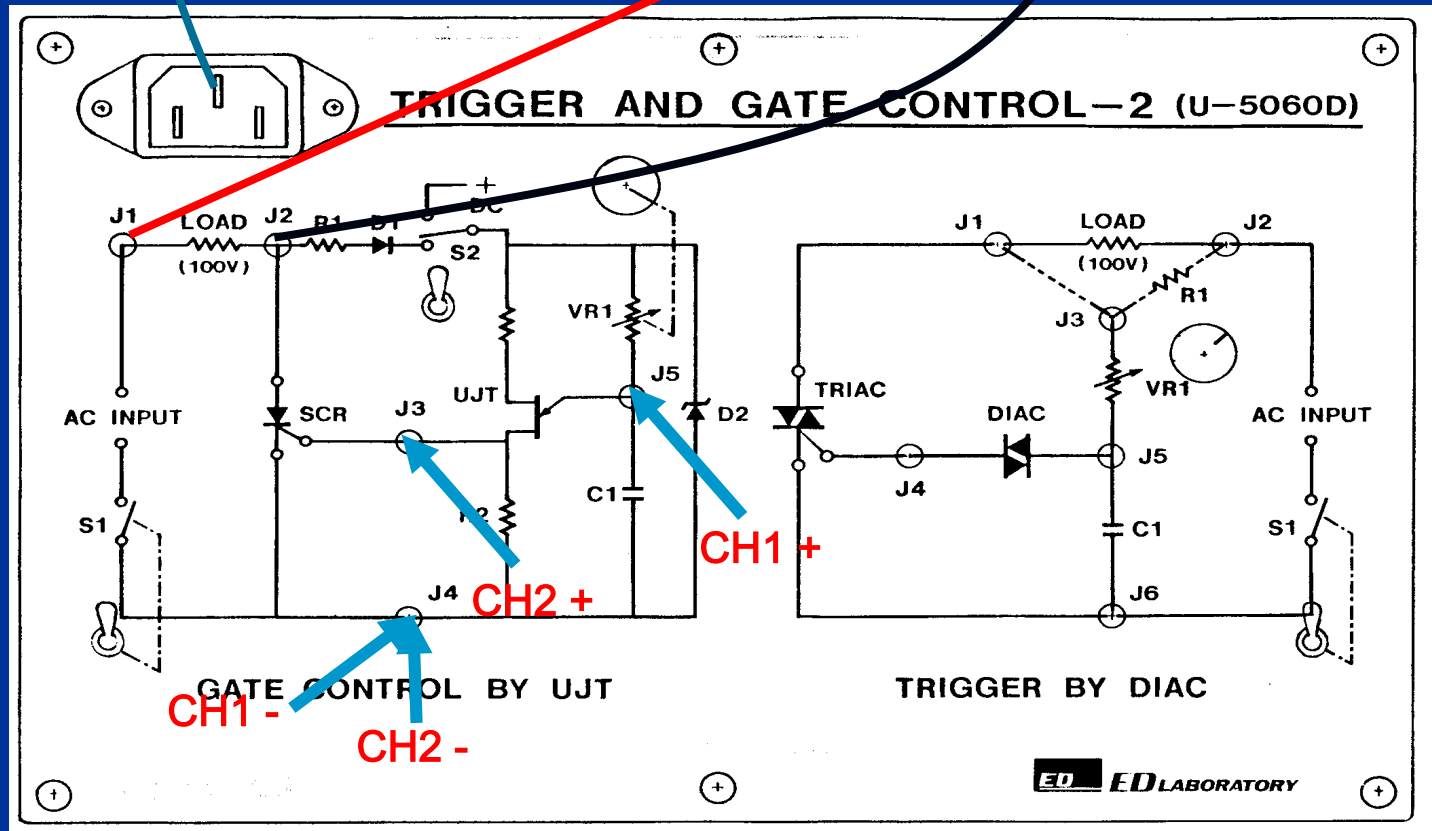
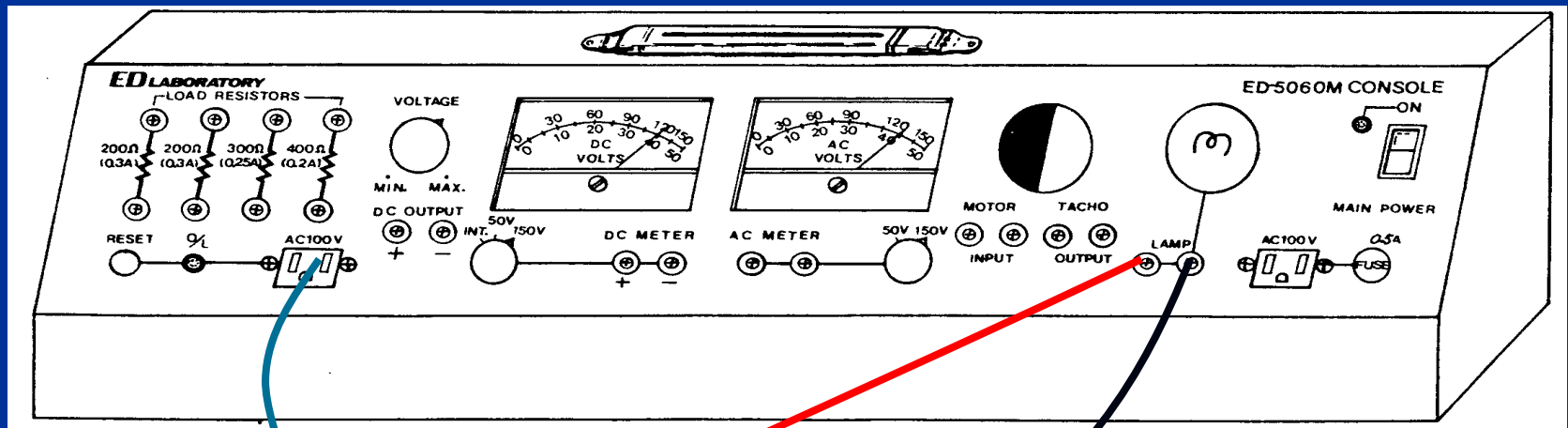
$$T = R_3 C \ln\left(\frac{1}{1-\eta}\right)$$

$$\therefore R_3 = \frac{T}{C \times \ln\left(\frac{1}{1-\eta}\right)} = \frac{10\text{mS}}{100\text{nF} \times \ln\left(\frac{1}{1-0.65}\right)}$$

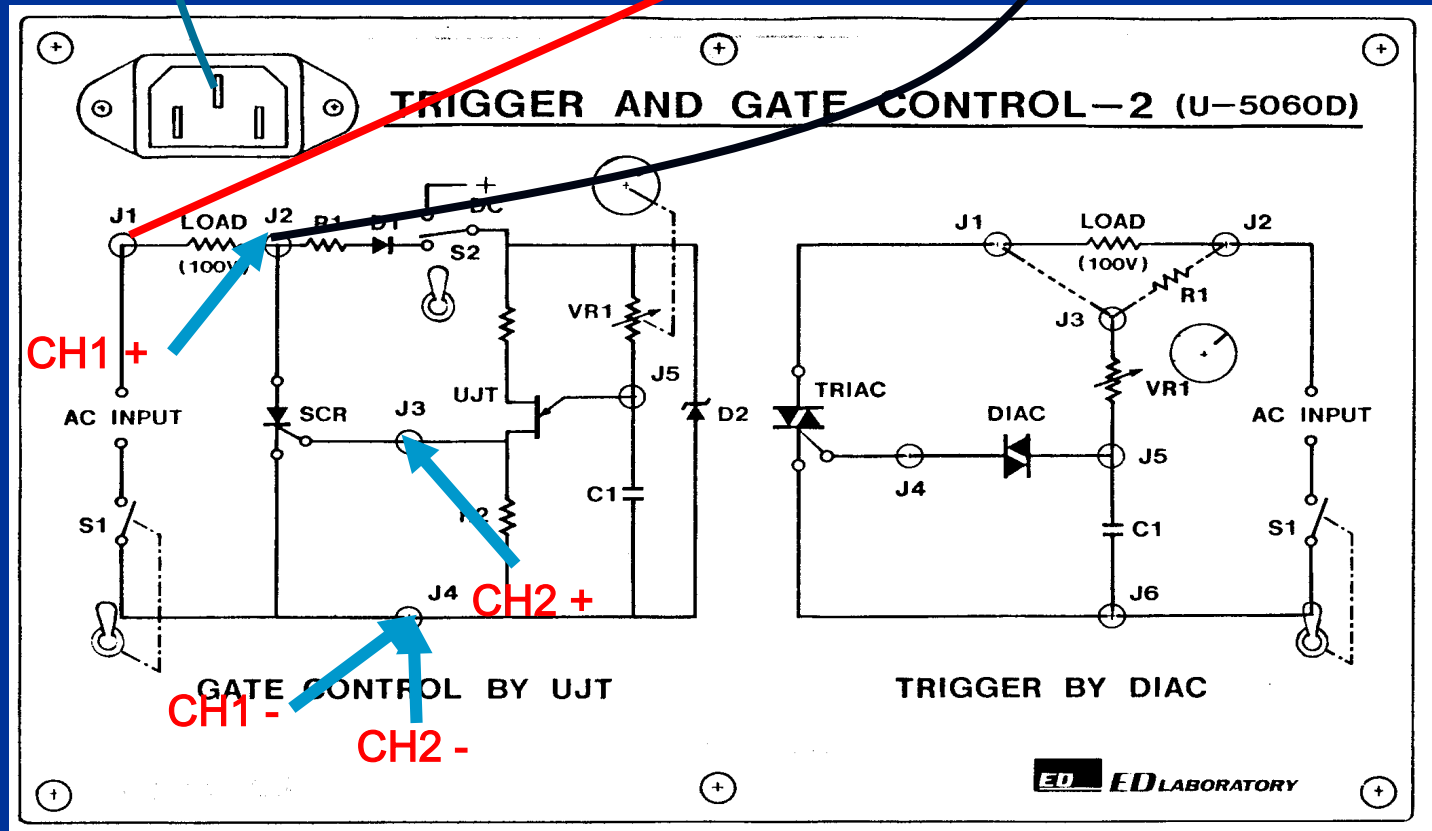
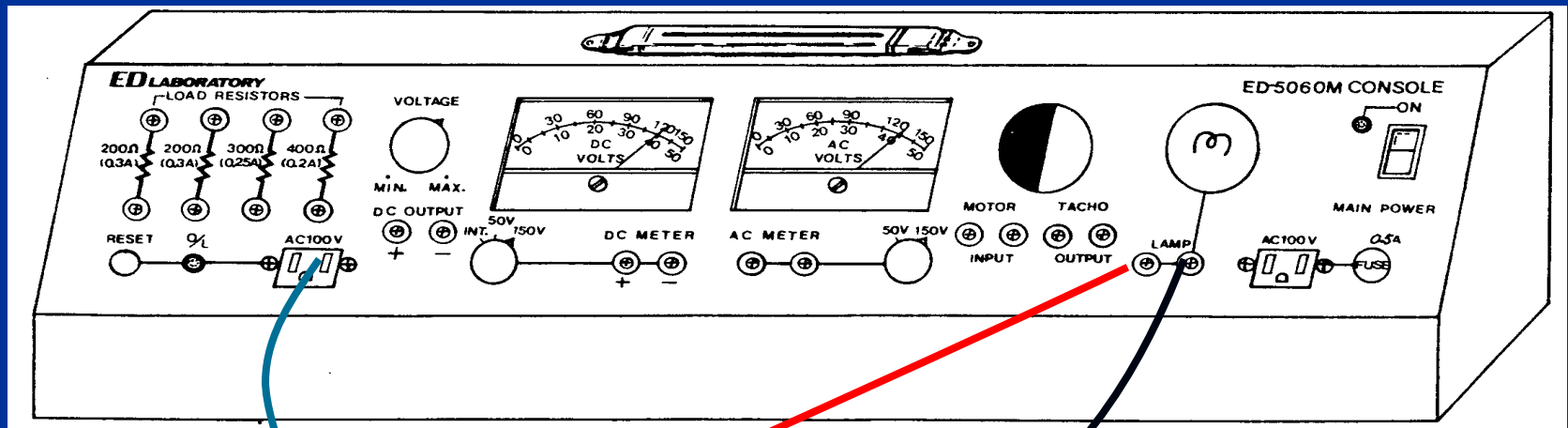
$$\therefore R_3 = 95.238\Omega \text{ or } 95.3\text{k}\Omega$$

# UJT 충방전 회로

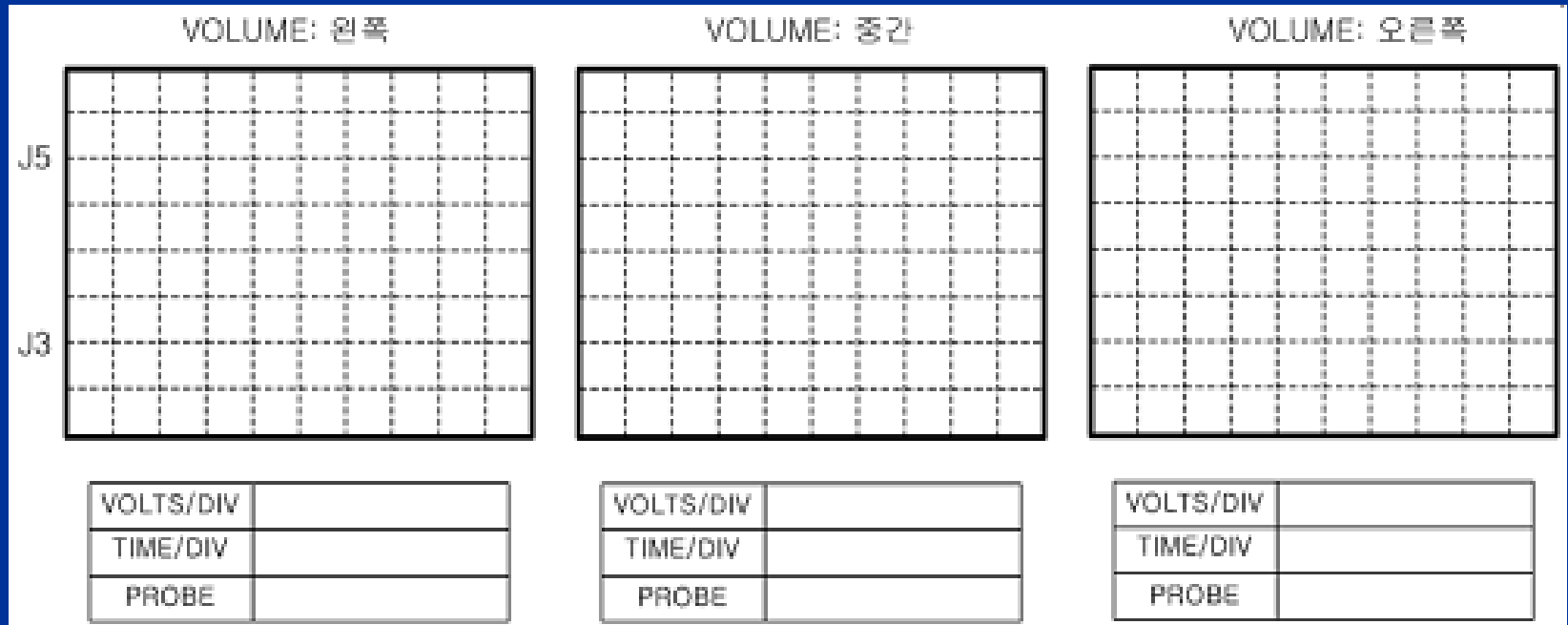








# 실험결과



# 토의 및 고찰

1. 이 실험에서 VR값이 적으면 C1은 빠르게 피크 전압 값에 도달하여 UJT를 turn on시킴을 알 수 있다. 그러므로 SCR의 도통각은 넓어져 부하의 평균 출력전력은 커진다. 만약 VR값이 커질 경우 도통각은 어떻게 되겠는가 설명하여라
  - VR값이 커지면(왼쪽) 도통각은 줄고
  - VR값이 작아지면(오른쪽) 도통각은 늘어남
2. S2를 +직류도 하였을 때와 D1로 하였을 때의 C1 양단 및 R2 양단 파형을 비교 도시하고 다른 점을 토의하여라.
  - DC인 경우는 위상을 맞추지 못하므로 제어가 안됨(깜박거림)